



[12] 发明专利申请公开说明书

[21] 申请号 01807771.4

[43] 公开日 2003 年 7 月 9 日

[11] 公开号 CN 1429462A

[22] 申请日 2001.2.2 [21] 申请号 01807771.4
[30] 优先权
[32] 2000. 2. 4 [33] US [31] 60/180,228
[86] 国际申请 PCT/US01/03441 2001.2.2
[87] 国际公布 WO01/58191 英 2001.8.9
[85] 进入国家阶段日期 2002.10.8
[71] 申请人 高通股份有限公司
地址 美国加利福尼亚州
[72] 发明人 J·A·哈钦森四世
S·I·苏坦卡约

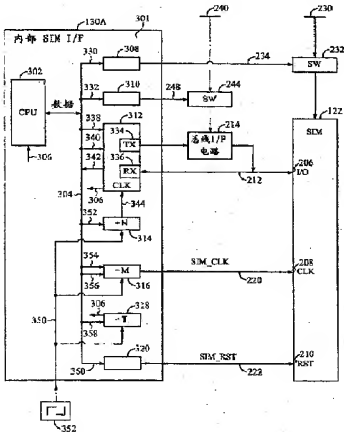
[74] 专利代理机构 上海专利商标事务所
代理人 张政权

权利要求书 5 页 说明书 17 页 附图 7 页

[54] 发明名称 调制解调器与用户接口模块间的接口

[57] 摘要

一种用于把无线通信设备中的调制解调器接口到用户接口模块 (SIM) (122) 的电路 (130)，它包括：调制解调器控制器 (302)；连接到调制解调器控制器的通用异步收/发信机 (UART) (312)；可编程时钟电路 (314, 316)，它适于根据公共时钟 (350) 和提供给该可编程时钟电路的控制信号 (352) 相互独立地生成 SIM 和 UART 时钟；用于生成 SIM 复位信号的复位电路 (320)；用于控制 SIM 的电源开和关的电源控制电路 (308)。它们位于一块集成电路芯片 (301) 上。该电路还包括用公共数据总线 (212) 把调制解调器接口到 SIM 的总线接口电路 (214)。



1. 一种用于把无线通信设备(WCD)(104)中的调制解调器(120)接口到用户接口模块(SIM)(122)的电路(130), SIM 包括用于发送和接收串行数据的输入/输出(I/O)端口(206), 以及用于接收 SIM 时钟的时钟输入(208), 其特征在于, 所述电路包括:

调制解调器控制器(302);

连接到调制解调器控制器的通用异步收/发信机(UART)(312), UART 包括发信机(334)和收信机(336), 以通过一条公共数据线(212)来分别发送数据到 SIM I/O 端口, 或从 SIM I/O 端口接收数据; 以及

可编程时钟电路(316, 314), 它适于根据提供到可编程时钟电路的公共时钟(350)来生成 SIM 时钟和 UART 时钟, 可编程时钟电路适于响应从调制解调器控制器来的时钟控制信号(352, 354 或 356)而相互独立地生成 SIM 时钟和 UART 时钟。

2. 如权利要求 1 所述的电路, 其特征在于, 调制解调器控制器、UART 和可编程时钟电路都被构建在同一块集成电路(IC)芯片(301)上。

3. 如权利要求 1 所述的电路, 其特征在于, 可编程时钟电路适于响应 SIM 时钟启用/关闭控制信号(356)来独立于 UART 时钟地、选择性地启用和关闭 SIM 时钟。

4. 如权利要求 1 所述的电路, 其特征在于, 可编程时钟电路包括:

第一可编程分频器(316), 用于在公共时钟的基础上, 根据从调制解调器控制器来的第一频率控制信号(354)生成 SIM 时钟; 以及

第二可编程分频器(314), 用于在公共时钟的基础上, 根据从调制解调器控制器来的第一频率控制信号(352)生成 UART 时钟。

5. 如权利要求 1 所述的电路, 其特征在于, SIM I/O 端口之一和 UART 发信机之一适于通过公共数据线发送串行数据字节到 UART 收信机, 调制解调器控制器适于设置 UART 工作在字节模式, 在该模式中, UART 收信机收集该串行数据字节, 调制解调器控制器适于从 UART 读取数据字节。

6. 如权利要求 1 所述的电路, 其特征在于, SIM I/O 端口和 UART 发信机之一适于通过公共数据线以预定波特率发送串行数据比特到 UART 收信机, 调制解调器控制器适于设置 UART 工作在采样模式, 在该模式中, UART 收信机以

采样速率对公共数据线的信号状态进行重复采样，以收集采样数据字节，采样速率是预定波特率的倍数，调制解调器控制器适于读取采样数据字节，并根据 UART 收信机收集的数据字节检测和 SIM 有关的故障状况。

7. 如权利要求 1 所述的电路，SIM 包括用于接收 SIM 复位信号的复位输入(210)，其特征在于，该电路进一步包括复位电路(320)，它适于产生 SIM 复位信号，并响应从调制解调器控制器来的 SIM 复位控制信号(360)，选择性地维持和放弃 SIM 复位信号。

8. 如权利要求 1 所述的电路，其特征在于，SIM I/O 端口被配置成漏极开路的 I/O 端口，且公共数据线连接在 SIM I/O 和 UART 收信机之间，该电路进一步包括：

总线接口(I/F)电路(214)，它具有耦合到 UART 发信机的输入端以及耦合到公共数据线的输出端，该总线 I/F 电路适于：

当 UART 发信机在总线 I/F 接口电路的输入端施加第一逻辑电平时，对公共数据线呈现高阻抗，而

当 UART 发信机在总线 I/F 接口电路的输入端施加第二逻辑电平时，对公共数据线呈现低阻抗。

9. 如权利要求 8 所述的电路，其特征在于，该电路进一步包括：

电源开关(244)，它连接在用于提供电源给总线 I/F 电路的 WCD 电源干线和总线 I/F 电路的电源输入端之间，该电源开关适于响应开关控制信号而选择性地使 WCD 电源干线至总线 I/F 电路的连接接通或断开；以及

开关控制电路(310)，它适于响应从调制解调器控制器来的控制信号(332)而产生开关控制信号，调制解调器控制器可以靠前一信号选择性地提供或断开给总线 I/F 电路的电源。

10. 如权利要求 9 所述的电路，其特征在于，该电路进一步包括：

第二电源开关(232)，它连接在用于提供电源给 SIM 的 WCD 电源干线和 SIM 的电源输入端之间，第二电源开关适于响应第二开关控制信号而选择性地使 WCD 电源干线至 SIM 电源输入端的连接接通或断开；以及

第二开关控制电路(308)，它适于响应从调制解调器控制器来的第二控制信号(330)而产生第二开关控制信号，因此调制解调器控制器可以靠前一信号选择性地提供或断开给 SIM 的电源。

11. 如权利要求 1 所述的电路，其特征在于，该电路进一步包括：

电源开关(232)，它连接在用于提供电源给 SIM 的 WCD 电源干线和 SIM 的电源输入端之间，该电源开关适于响应开关控制信号而选择性地把 WCD 电源干线至 SIM 电源输入端的连接接通或断开；以及

开关控制电路(308)，它适于响应从调制解调器控制器来的控制信号(330)而产生开关控制信号，因此调制解调器控制器可以靠最后一信号选择性地提供或断开给 SIM 的电源。

12. 如权利要求 1 所述的电路，其特征在于，该电路进一步包括间隔定时器(318)，它适于在基于该间隔定时器接收到的时钟(350)的一段可编程延迟时间之后，并根据从调制解调器控制器来的延迟控制信号(358)，产生给调制解调器控制器的中断(306)。

13. 一种在一块集成电路(IC)芯片(301)上的用于把无线通信设备(WCD)(104)中的调制解调器(120)接口到用户接口模块(SIM)(122)的电路(130a)，SIM 包括用于发送和接收串行数据的输入/输出(I/O)端口(206)，用于接收 SIM 时钟的时钟输入(208)以及用于接收 SIM 复位信号的复位输入(210)，其特征在于，所述电路包括：

调制解调器控制器(302)；

连接到调制解调器控制器的通用异步收/发信机(UART)(312)，UART 包括发信机(334)和收信机(336)，以通过一条公共数据线(212)来分别发送数据到 SIM I/O 端口，或从 SIM I/O 端口接收数据；

可编程时钟电路(316, 314)，它适于根据提供到可编程时钟电路的公共时钟(350)来生成 SIM 时钟和 UART 时钟，可编程时钟电路适于响应从调制解调器控制器来的时钟控制信号(352)而相互独立地生成 SIM 时钟和 UART 时钟；以及

复位电路(320)，它适于产生 SIM 复位信号，并响应从调制解调器控制器来的 SIM 复位控制信号(360)，选择性地维持和放弃 SIM 复位信号。

14. 一种用于把无线通信设备(WCD)(104)中的调制解调器(120)接口到用户接口模块(SIM)(122)的电路(130)，SIM 包括用于发送和接收串行数据的输入/输出(I/O)端口(206)，SIM I/O 端口具有漏极开路配置，该电路包括：

调制解调器控制器(302)；

连接到调制解调器控制器的通用异步收/发信机(UART)(312)，UART 包括发信机(334)和收信机(336)，以通过一条公共数据线(212)来分别发送数据到 SIM I/O 端口，或从 SIM I/O 端口接收数据；

总线接口(I/F)电路(214)，它具有耦合到 UART 发信机的输入端以及耦合到公共数据线的输出端，该总线 I/F 电路适于把 UART 发信机转换至适配于 SIM I/O 端口的漏极开路配置；

电源开关(244)，它连接在 WCD 电源干线和总线 I/F 电路的电源输入端之间，该电源开关适于响应开关控制信号而选择性地把 WCD 电源干线至总线 I/F 电路的连接接通或断开；以及

开关控制电路(310)，它适于响应从调制解调器控制器来的控制信号(332)而产生开关控制信号，调制解调器控制器可以靠最后一信号选择性地提供或断开给总线 I/F 电路的电源。

15. 如权利要求 14 所述的电路，其特征在于，该电路进一步包括：

第二电源开关(232)，它连接在用于提供电源给 SIM 的 WCD 电源干线和 SIM 的电源输入端之间，第二电源开关适于响应第二开关控制信号而选择性地把 WCD 电源干线至 SIM 电源输入端的连接接通或断开；以及

第二开关控制电路(308)，它适于响应从调制解调器控制器来的第二控制信号(330)而产生第二开关控制信号，因此调制解调器控制器可以靠最后一信号选择性地提供或断开给 SIM 的电源。

16. 一种用于把无线通信设备(WCD)(104)中的调制解调器(120)接口到用户接口模块(SIM)(122)的方法，调制解调器包括耦合到通用异步收/发信机(UART)(312)的调制解调器控制器(302)，UART 包括发信机(334)和收信机(336)，以通过一条公共数据线(212)用或多个预定波特率来分别发送串行数据到 SIM I/O 端口，或从 SIM I/O 端口接收串行数据，UART 收信机可配置成工作于该 UART 收信机以预定的波特率收集发送给它的串行数据字节的字节模式，和该 UART 收信机以超过预定的波特率的采样速率对公共数据线的状态进行采样的采样模式，该方法包括以下步骤：

(a)配置 UART 工作于采样模式(502)；

(b)用 UART 发信机在公共线路上发送字节给 SIM(504)；

(c)在该字节在步骤(b)被发送后出现错误信号窗口的期间对公共线路的状态进行重复采样，从而收集表明是否发生和 SIM 有关的错误的采样字节；

(d)根据采样字节确定是否发生了和 SIM 有关的错误(606)；

(e)当确定发生了和 SIM 有关的错误时重新发送该字节给 SIM(614)。

17. 如权利要求 16 所述的方法，其特征在于，该方法进一步包括以下步

骤：

(f)通过计算进一步的采样字节(620, 622)确定自字节在步骤(b)被发送后何时才经过了一段预定的保护时间(630)；

(g)当经过预定保护时间后，重复步骤(b) (630)。

调制解调器与用户接口模块间的接口

发明背景

发明领域

本发明总的涉及无线通信设备，更具体地，本发明涉及包括用户识别模块的这样一种无线通信设备。

背景技术

用户识别模块(SIM)是一块智能卡，或类似物，它配合无线通信设备(WCD)(例如蜂窝无线电电话)使用。一块常规的SIM包括一个具有控制器和存储器的小的计算机系统。SIM包含和WCD的用户/使用者相关的信息，包括，例如，用户/使用者标识、标识了电话号码存储库的电话簿用于保护经由空间进行的数据通信的加密序列等等。用户通常可以在WCD上安装或拆除SIM。SIM可以从第WCD上被拆除，并被安装到第二个WCD上，因此提供给用户能够在WCD间充分移植他或她的“身份”的灵活性。

常规的SIM包括相对简单的电路接口，包括用于和另设备(如WCD)之间发送或接收串行化数据的SIM I/O端口、用于接收时钟的SIM时钟输入、以及用于接收复位信号的复位输入。但是，和常规SIM进行功能接口(例如，和SIM接口并获取数据)将会是十分复杂的，因为SIM有处理器，且现存的标准(如全球移动通信系统(GSM)标准)通常要求有相对复杂的结构来和SIM进行通信。因此，通过功能性SIM接口和SIM进行功能接口要比例如只是从存储器中读出数据要更复杂。取而代之，SIM和其上连接的请求设备(例如，WCD)实际上交换命令，并以往返方式进行响应。更加复杂的情况是一些SIM并不符合已经被普遍接受的SIM接口标准(如GSM)。

因此，就需要提供用于在WCD和SIM之间同时进行电接口和功能接口的一种接口，通过它WCD可以控制SIM并获取SIM上所包含的信息。同时还需要提供这样一种接口，以使得WCD可以和符合普遍接受SIM接口标准的SIM进行接口，还可以和不符合这些标准的SIM进行接口。

同时还有一种日益增长的需要，以减少WCD的能耗，以及WCD的部件个数、大小和成本。因此，就需要减少包括用于接口WCD和SIM的接口的的WCD中的所有

这些方面。

发明概述

简述

本发明提供了一种用于把 WCD 中的调制解调器接口到 SIM 的方法和电路, SIM 包括用于发送和接收串行数据的输入/输出(I/O)端口、一个用于接收 SIM 时钟的时钟输入以及一个用于接收复位信号的复位输入。在实施例, 本发明包括用于把调制解调器接口到 SIM 的电路。该电路包括调制解调器控制器和连接到调制解调器控制器的通用异步收/发信机(UART)。UART 包括一个发信机和一个收信机, 以分别通过一根公共数据线和 SIM I/O 端口之间发送和接收数据。该电路还包括适于生成 SIM 时钟的可编程时钟电路, 以及基于公共时钟的 UART 时钟, 它被提供给可编程时钟电路。可编程时钟电路适于响应从调制解调器控制器来的时钟控制信号而相互独立地生成 SIM 时钟以及 UART 时钟。

根据本发明的一个方面, 调制解调器控制器、UART 以及可编程时钟电路构建在同一块集成电路(IC)芯片上。

根据本发明的另一个方面, 可编程时钟电路适于选择性地独立于 UART 时钟, 响应 SIM 时钟启用/关闭控制信号来启用或关闭 SIM 时钟。

根据本发明的再一个方面, 调制解调器控制器适于配置 UART 来工作于字节模式, 其中当以可编程波特率发送串行数据字节时, UART 收信机从 UART 发信机或 SIM I/O 端口收集它们。

根据本发明的另一个方面, 调制解调器控制器适于配置 UART 来工作于采样模式, 其中 UART 收信机以采样速率对公共数据线的信号状态进行重复采样, 以收集采样数据字节, 该采样速率是可编程波特率的倍数。调制解调器控制器进一步适于读取采样数据字节, 并根据 UART 收信机收集的数据字节检测和 SIM 有关的错误情况。

根据本发明的再一个方面, 该电路包括复位电路, 它适于响应从调制解调器控制器来的 SIM 复位控制信号产生 SIM 复位信号, 并选择性地维持和放弃 SIM 复位信号。

SIM I/O 端口被配置成漏极开路的 I/O 端口, 且公共数据线连接在 SIM I/O 和 UART 收信机之间。根据本发明的另方面, 该电路进一步包括总线 I/F 电路, 它具有耦合到 UART 发信机的输入端以及耦合到公共数据线的输出端。当发信机在漏

极开路接口电路的输入端施加第一逻辑电平时,总线接口电路适于在公共数据线上呈现高阻抗,而当发信机在漏极开路接口电路的输入端施加第二逻辑电平时,总线接口电路适于在公共数据线上呈现低阻抗。

根据本发明的再一个方面,该电路包括第一电源开关,它连接在用于提供电源给总线接口电路的 WCD 电源干线和总线接口电路的电源输入之间。第一电源开关适于响应第一开关控制信号而选择性地把 WCD 电源干线至总线接口电路的连接接通或断开。该电路还包括第一开关控制电路,它适于响应从调制解调器控制器来的第一控制信号而产生第一开关控制信号,因此调制解调器控制器可以选择性地提供或断开给 SIM 的电源。

根据本发明的再一个方面,该电路包括第二电源开关,它连接在用于提供电源给 SIM 的 WCD 电源干线和 SIM 的电源输入之间。第二电源开关适于响应第二开关控制信号而选择性地把 WCD 电源干线至 SIM 电源输入的连接接通或断开。该电路进一步包括第二开关控制电路,它适于响应从调制解调器控制器来的第二控制信号而产生第二开关控制信号,因此调制解调器控制器可以选择性地提供或断开给 SIM 的电源。

根据本发明更进一步的方面,该电路包括间隔定时器,它适于在一段基于间隔定时器接收到的时钟的可编程延迟时间之后,根据从调制解调器控制器来的延迟控制信号,产生给调制解调器控制器的中断。

在另一个实施例中,本发明包括一种把调制解调器接口到 SIM 的方法。该方法包括配置 UART 工作于采样模式,并用 UART 发信机通过公共线路发送一个字节给 SIM。该方法进一步包括在该字节被发送后出现错误信号窗口的期间对公共线路进行重复采样,从而收集表明是否发生和 SIM 有关的错误的采样字节。该方法进一步包括根据采样字节确定是否发生了和 SIM 有关的错误,并当确定发生了和 SIM 有关的错误时重新发送该字节给 SIM。

特点和优点

本发明提供了一种用于把 WCD 同时在电方面和功能方面接口至 SIM 的接口,包括方法和电路,其中 WCD 可以控制 SIM 并获取包含于 SIM 中的信息。该接口提供了足够大的灵活性,以使得 WCD 可以和符合普遍接受的 SIM 接口标准的 SIM 进行接口,或是和不符合普遍接受的 SIM 接口标准的 SIM 进行接口。

该接口包括多个构建在同一块集成电路芯片上的接口电路,因此减少了 WCD

中的部件个数、大小和电源要求。

该接口重复使用 WCD 的调制解调器的电路和容量，包括其调制解调器控制器，不增加专用控制器来实现并控制该接口，因此进一步减少了 WCD 中的部件个数，并节省了 WCD 的功耗。

例如，该接口通过调制解调器 UART 提供了调制解调器和 SIM 之间的数据连通性。该接口相互独立地生成并控制 UART 时钟和 SIM 时钟。同样，该接口独立于 SIM 和 UART 时钟生成并控制 SIM 复位信号。结果，该接口可以灵活地初始化和/或复位 SIM 中的逻辑器件、检测 SIM 发送的错误情况，监测 SIM 何时被安装入 WCD 或从 WCD 中拆除，等等。

该接口包括连接在调制解调器和 SIM 之间的总线接口电路，因此使得调制解调器和 SIM 共享在两个设备间用来通信数据的一条公共数据线路。该接口可以按采样模式对公共数据线路进行重复采样，以检测和 SIM 有关的错误情况。或者，该接口可以按字节模式中对公共数据线路进行采样，从而收集在公共数据线路上通信的数据字节或字符。

该接口可以选择性地提供或断开给总线接口电路的电源，因此节省了 WCD 中的电源，并在不使用 SIM 时保护了 SIM 和调制解调器。

该接口可以选择性地提供或断开给 SIM 的电源，因此进一步节省了 WCD 中的电源。

附图简述

通过接下来的对本发明的较佳实施例的更具体的描述，如附图所示，将会更清楚本发明前述的和其他的特点和优点。

图 1 是可以用于实现本发明的示范 WCD 的框图。

图 2A 是根据本发明的实施例的，图 1 的 SIM 接口的外部的框图。

图 2B 是根据本发明的，图 2A 的示范总线接口电路的电路图。

图 3 是根据本发明的实施例的，图 1 的 SIM 接口的内部的框图。

图 4 是对应于图 1 的 SIM 接口的信号或时钟的一系列示范定时图(a)至(g)。

图 5 是根据本发明的实施例的，关于从调制解调器发送数据字节到图 1 的 SIM 的示范方法的流程图。

图 6 是根据本发明的，对应于接收中断服务例程的示范方法的流程图。

图 7 是可以在其上实现部分本发明的示范性计算机系统的框图。

发明详述

环境

图 1 是可以实现本发明的一个示范 WCD 104 的框图。非限制性范例 WCD 104 包括蜂窝无线电电话、卫星无线电电话、引入一台计算机内部的 PCMCIA 卡, 等等。WCD 104 包括发射/接收天线 106 以及耦合至天线 106 的处理模块 108。WCD 104 可以通过数据链路 112 被耦合至一台计算机 110。

信号处理模块 108 包括射频(RF)接收(Rx)和发射(Tx)部 116、调制解调器 120、以及适于在信号处理模块 108 上安装(例如, 插入)或拆除(例如, 拔出)的常规 SIM 122。调制解调器 120 包括解调器/解码器部分以及编码器/调制器部分, 它们都耦合至 RF Rx/Tx 部 116。调制解调器 120 还包括用于控制调制解调器和 SIM 122 的调制解调器控制器, 下面还将详细介绍。常规 SIM 122 包括具有控制器和存储器的小的计算机系统。该 SIM 存储器包含有和 WCD 104 的用户/使用者有关的信息, 包括, 例如, 用户/使用者标识、标识了电话号码存储库的电话簿、消息、用于保护经由空间进行的数据通信的加密序列等等。本发明可以被用于符合下列标准的 SIM: ISO/IEC 7816、TIA/EIA IS-820、GSM 11.11、以及 GSM 11.12。但是本发明并不仅限于用于这些 SIM 上, 因而可以被用于那些不严格符合这些标准的 SIM。

信号处理模块 108 还包括根据本发明的原理构建和进行工作的, 用于把调制解调器 120 接口至 SIM 122 的 SIM 接口(I/F)130(图 1 中用虚线表示)。SIM I/F 130 包括调制解调器 120 内部或之内的内部 SIM I/F 130a。SIM I/F 130 还包括调制解调器 120 之外的外部 SIM I/F 130b。调制解调器 120 可以通过 SIM I/F 130, 以一种下面将会详细描述的方法控制 SIM 122, 并获取 SIM 122 中所包含的信息。

为了完整起见, 现在将提供 WCD 104 所进行的工作的简要概况。在接收方向上, WCD 104 的天线 106 接收从另无线通信设备, 如基站、移动设备等等(未显示)发射出的 RF 信号 140。RF 信号 140 可以符合任意个数的通信协议包括, 例如, 码分多址(CDMA)通信协议。另外, RF 信号 140 可以承载根据一种数据协议格式化过的信息, 如根据 TCP/IP(传输控制协议/因特网协议)。

天线 106 提供 RF 信号 140 给 RF Rx/Tx 部分 116。RF 部分 116 对接收的 RF 信号进行下变频, 并提供诸如中频(IF)或基带信号之类的下变频后的信号给调制解调器 120 的解调器/解码器部分。该解调器/解码器部分对该下变频后的信号进行解调, 然后进行解码, 以产生解调且解码的信号, 提供给例如 WCD 104 或计算机 110

使用。

在发射方向，调制解调器 120 的调制器/编码器部分对要以无线方式发送到远端设备的数据进行编码和调制，并提供编码且调制后的基带或 IF 信号给 RF Rx/Tx 部分 116。RF Rx/Tx 部分 116 频率对基带或 IF 信号进行上变频以产生 RF 发射信号。RF Rx/Tx 部分 116 提供 RF 发射信号给天线 106，以便天线进行无线发送。

外部 SIM I/F(130b)

图 2A 是根据本发明的外部 SIM I/F 130b 的框图。在图 2A 中，描述了外部 SIM I/F 130b 和调制解调器 120 以及常规 SIM 122 之间的关系。常规 SIM 122 包括一个从调制解调器 120 接收串行数据比特或发送串行数据比特到调制解调器 120 的 SIM 输入/输出(I/O)端口 206、一个 SIM 时钟输入 208、以及一个 SIM 复位输入 210。

SIM I/O 端口 206 可以通过连接在 SIM I/O 端口和调制解调器 RX 端口之间的公共数据线 212 发送数据信号(包括串行数据比特)，到调制解调器 120 的接收端口(用“RX”作标记)。调制解调器 120 包括发送端口(用“TX”作标记)，来发送数据信号(包括串行数据比特)到 SIM I/O 端口 206。调制解调器 TX 端口通过总线 I/F 电路 214 发送数据信号到 I/O 端口 206，总线 I/F 电路具有连接到调制解调器 TX 端口上的输入，和连接到公共数据线 212 的输出。调制解调器 RX 端口首先发送数据信号到总线 I/F 电路输入，并且作为响应，总线 I/F 电路输出通过公共数据线 212 发送数据信号到 SIM I/O 206。因此，调制解调器 120 通过公共数据线 212 发送串行数据到 SIM I/O 端口 206 并从 SIM I/O 端口 206 接收串行数据。在本发明中，调制解调器 120 和 SIM I/O 端口 206 可以安全地共享公共数据线 212，因为有总线 I/F 电路 214，下面还会进一步详细介绍。

调制解调器 120 在图 2A 中在“CLK”标记的调制解调器输出端导出 SIM 时钟(“SIM_CLK”)，并通过时钟线 220 发送 SIM 时钟到 SIM 输入端 208。SIM 时钟在 SIM 122 内驱动逻辑。调制解调器 120 可以选择性地启用或关闭 SIM 时钟以控制 SIM 122。

调制解调器 120 在图 2A 中在“RST”标记的调制解调器输出端导出 SIM 复位信号(“SIM_RST”)，并通过一条复位线 222 发送 SIM 复位信号到 SIM 复位输入端 210。SIM 复位信号可以被用于复位 SIM 122。调制解调器 120 可以选择性地维持或放弃 SIM 复位信号以控制 SIM 122。

调制解调器 120 外部的第一电源干线 230(用“SIM V_{DD}”标记)通过 SIM 电源开

关 232 提供电源给 SIM 122 的电源输入端。电源开关 232 可以响应在线路 234 上提供给开关 232 的 SIM 电源控制信号, 来提供或断开给 SIM 122 的电源。调制解调器 120 在其第一电源使能输出端(用“PWR EN1”标记)导出 SIM 电源控制信号, 因此调制解调器可以选择性地给 SIM 122 加电或断电, 以在 SIM 122 没有被使用时节省电源。电源开关 232 的示范性开关电路包括 FET 管, 它的源极-漏极电流通路连接在电源干线 230 和 SIM 122 的电源输入端之间, 它的栅极连接至线路 234。

第二外部电源干线 240(用“总线 V_{DD} ”标记)通过总线电源开关 244 提供电源到总线 I/F 电路 214 的电源输入端。电源干线 230 和 240 可以是相同或者不同的电源干线。电源开关 244 可以响应在线路 248 上提供给开关 244 的总线电源控制信号, 来提供或断开给总线 I/F 电路 214 的电源。调制解调器 120 在其第二电源使能输出端(用“PWR EN2”标记)产生总线电源控制信号, 因此调制解调器可以选择性地给总线 I/F 电路 214 加电或断电, 以进一步节省电源, 并保护本发明中的 SIM 和调制解调器电路。电源开关 244 可以包括和前述的开关 234 相类似的开关电路。

如前文所述, 外部 SIM I/F 130b 包括电源开关 232 和 244、总线 I/F 电路 214 以及各个信号线 234、248、212、220 和 222, 等等, 它们是为了在调制解调器 120 和 SIM 122 间传输上述的接口信号所必需的(例如, SIM_CLK、SIM_RST、数据信号以及电源控制信号)。

总线 I/F 电路

如前文所述, 调制解调器 120 和 SIM 122 共享公共线路 212。SIM I/O 端口 206 被配置成漏极开路输出。这种漏极开路输出已为本领域所熟知。因此, 固定到 SIM I/O 端口 206 的公共线路 212 在这里称为漏极开路总线。总线 I/F 电路 214 提供了一种机构, 通过它调制解调器 120 或 SIM 122 可以驱动公共线路 212(漏极开路总线)至需要的电平电平, 而不损坏共享公共线路的其他设备现加以说明。

在本发明中, 调制解调器的发送和接收端 TX 和 RX 都具有专门的功能, 调制解调器发送端 TX 包括驱动电路来有源驱动连接其上的线路至高电平或低电平(例如, 对应于逻辑高“1”和逻辑低“0”二进制值)。调制解调器接收端 RX 可以检测(也就是采样)公共线路 212 上的电平, 并把该电平变换成逻辑高“1”或逻辑低“0”的二进制值。通常 RX 端不能检测 TX 端的电平(也就是状态), 除非在 RX 和 TX 端之间存在着实际连接。

因为 TX 端驱动电路有源驱动连接其上的线路, 所以连接在同一条线路上, 并

以和TX端口相冲突的方式驱动该线路的另设备将可能会对TX端口驱动电路造成损害,并且/或者导致多余的电流吸收。例如,将SIM I/O端口206直接连接到调制解调器TX端口将会导致一种情况就是:例如通过提供接地的低阻抗通路使调制解调器TX端口驱动高逻辑电平而SIM I/O端口206驱动低逻辑电平。由于在这种接地的低阻抗通路上存在着潜在的差异,所以SIM I/O端口206可能在上述情况下从调制解调器TX端口吸收高电流。结果,就有可能对调制解调器106或SIM 122都造成损害。

为了使调制解调器TX和RX端口都与SIM I/O端口206安全接口,总线I/F 214把调制解调器TX端口适配成与SIM I/O端口206兼容的漏极开路总线结构。总线I/F 214进行工作如下:

1)当调制解调器TX端口在总线I/F电路的输入端驱动逻辑高电平时,总线I/F电路的输出对公共线路212呈现高阻抗,因此连接到公共线路上的外部设备能够把公共线路212上的电压“上拉”至逻辑高电平,或者把电压“下拉”至逻辑低电平;且

2)当调制解调器TX端口在总线I/F电路的输入端驱动逻辑低电平时,总线I/F电路的输出为公共线路212上的信号提供对地的低阻抗通路(例如,到SIM I/O端口206),因此公共线路212上的电压被驱动至逻辑低电平。

图2B是对应总线I/F电路214的示范总线I/F电路260的电路图。在图2B中,参考标记“Rx”(如“R4”)表示电阻,而参考标记“Qx”(如“Q1”)表示晶体管。总线I/F电路260包括第一NPN晶体管262(Q2)和与第一NPN晶体管串联的第二NPN晶体管264(Q4)。每个晶体管262和264都被设置成集电极开路的倒相器。如前文所述,总线I/F电路260的输出端266(连接至公共线路212)分别响应总线I/F电路260的输入端270(连接至调制解调器的Tx端口)上的高电平或低电平,为公共线路上的信号提供对地的高阻抗或低阻抗通路。

为了简单起见,对应于晶体管262和264的两个倒相器级在图2A中被描述成相同的。但是,倒相器级并不需要是一样的。例如,第一倒相器级可以用任何类型逻辑器件(诸如TTL或CMOS)实现的逻辑倒相器。同样,第二倒相器级可以是N沟道增强型MOS-FET。另外,也不一定需要使用两个倒相器级。任何符合所述的输入输出要求的电路都可以被采用。

内部电路

图3是根据本发明的一个实施例的内部SIM I/F 130a(结合前述的外部SIM I/F 130b 进行的描述)的框图。在较佳实施例中,多个和内部SIM I/F 130a 有关的电路被构建在调制解调器120中的一块集成电路芯片301上(下面还将进行描述),因此有利地减小了WCD 104的大小和部件数。

调制解调器控制器

内部SIM I/F 130a 包括连接到数据总线304上的调制解调器控制器302(也被称为中央处理单元(CPU))。和数据总线相关的是地址总线 and 数据读与写信号(未显示),它们都为本领域技术人员所熟知。调制解调器控制器302 较佳的是32位控制器(如32位精简指令集控制器),且相应地,数据总线304 较佳地是32位总线。

调制解调器控制器302 可以把数据和/或命令(也被称作控制信号)写至连接到数据总线304的其他电路组件(下面将描述)。调制解调器控制器302 还可以在适当时从其他电路组件读取数据。调制解调器控制器302 可以用存储器映射存取技术、I/O 端口存取技术或任何其他的存取技术来接入到(例如,写入和/或读出)连接在数据总线304上的各个不同的组件,本领域的技术人员将会非常清楚这些技术。

调制解调器控制器302 可以从连接在数据总线304上的各个电路组件接收对应于不同中断情况的或多个中断信号306,这一点在下面还将进一步进行描述。和接收中断相关的具体方案已为本领域的技术人员所熟知,因此就不再进一步描述了。

调制解调器控制器302 控制调制解调器104中的那些与把调制解调器104 接口到SIM 122不直接相关的电路和功能,如解调/解码、编码/调制、在调制解调器104 内部传输数据,以及在调制解调器和外部设备,如计算机110,之间传输数据。本发明把调制解调器控制器302 又利用成SIM 接口控制器。这也有利地避免了增加单独的控制器来专门用于控制SIM 接口,因此减少了WCD 104中的耗电、成本和部件个数,同时还有利地保持了灵活而强大的SIM 接口。

内部SIM I/F 130a 进一步包括SIM 电源控制电路308、总线电源控制电路310、UART 312、UART 时钟电路314、SIM 时钟电路316、间隔定时器318 以及SIM 复位电路320,它们都连接在数据总线304上。

电源控制

SIM 电源控制电路308 响应从调制解调器控制器302 接收到的SIM 电源控制信

号 330(也被称为命令 330)而生成 SIM 电源控制信号(在上面图 2A 的描述中提到),因此调制解调器控制器 302 可以给 SIM 122 加电或断电。

类似地,总线电源控制电路 310 响应从调制解调器控制器 302 接收到的总线电源控制信号 332 而生成总线电源控制信号(也在上面图 2A 的描述中提到),因此调制解调器控制器 302 可以给总线 I/F 电路 214 加电或断电。控制电路 308 和 310 可以通过数据总线 304 锁存住提供给它的数据值(“0”或“1”)。

在替换实施例中,可以除去电源开关 232 和 244 中的,或它们两个,以及它们相应的控制电路 308 和 310。例如,在替换实施例中,可以省略图 2A 中所示的开关 232 和电源干线 230。在这样一种实施例中,开关 244 选择性地为总线 I/F 电路 214 和 SIM 122 两者供电。通过省略开关 232,该实施例有利地减少了 WCD 104 中的部件个数。

同样,总线 I/F 电路 214、以及开关 244 和 232 可以被构建在集成电路 301 上,这样就形成了内部 I/F 130a 的部分,而不是外部电路 130b 的部分。

通用异步收/发信机(UART)

UART 312 包括 UART 发信机 334(对应于调制解调器 120 的 TX 端口)以及 UART 收信机 336(对应于调制解调器 120 的 RX 端口)。调制解调器控制器 302 发送 UART 控制信号 338 到 UART 312,来设置并控制 UART 收信机和发信机 334 和 336。例如,调制解调器控制器 302 设置波特率、特征帧中的比特位数(或字节数)、停止比特位数以及 UART 312 所用的奇偶校验(奇数或偶数)。UART 312 根据 UART 发信机 334 和/或收信机 336 的状态提供或多个中断信号 306 给调制解调器控制器 302。

在相对于调制解调器 120 的发送方向上,调制解调器控制器 302 可以把将要发送到 SIM I/O 206 的或多个数据字节 340 写入 UART 发信机 334。作为响应,UART 发信机 334 如前所述地通过总线 I/F 电路 214 以串行数据比特的形式把数据字节发送到 SIM I/O 206。

在接收方向上 UART 收信机 336 可以对公共线路 212 上的信号状态(也就是逻辑电平)进行重复采样,以收集对应于公共线路的信号状态的采样字节。然后,调制解调器控制器 302 可以从 UART 收信机读取由 UART 收信机 336 收集的采样字节(图 3 中标记为采样字节 342)。UART 312 提供中断信号(306)给调制解调器控制器 302,该信号表明了 UART 已经接收到由 SIM I/O 端口 206 或 UART 发信机 334 发送的数据字节(并收集到相对应的采样字节),所用方式在下面还将进一步描述。

UART 312 接收由 UART 时钟电路 314(下面有所描述)导出或生成的 UART 时钟 344。UART 312 可以用 UART 时钟 344 确定的不同波特率根据调制解调器控制器 302 接收的波特率控制信号(338)来发送并接收串行数据。

UART 收信机 336 可以根据从调制解调器控制器 302 接收到的模式控制命令(338)而工作于两种模式:字节模式和采样模式。当被命令工作于字节模式时, UART 收信机 336 接收并收集由 SIM I/O 端口 206 发送的串行数据字节。为了做到这一点, UART 收信机 336 以一种和 SIM I/O 端口(或 UART 发信机 334)在公共数据线 212 上发送串行数据比特所用的波特率相称的采样速率来对接收到的数据比特进行采样。UART 在字节模式中通常只对接收到的串行数据比特采样一次或两次。这种方式是常规的工作方式。

但是, 当被命令工作于采样模式时, UART 收信机 336 以一种比 SIM I/O 端口发送串行数据比特所用的波特率高出许多倍的采样速率来对公共数据线 212 进行重复采样。例如, UART 收信机 336 可以用当前波特率的 16 倍的速率来对公共线进行采样, 因此 UART 收信机在单个串行比特时间内(由 SIM I/O 端口 206 或 UART 发信机 334 发送串行比特的时间)可以对公共线进行十六次的采样。在这个例子中, UART 收信机 336 对 SIM I/O 端口 206 发送的每个串行比特收集十六个采样字节。

当 SIM I/O 端口 206 或 UART 发信机 334 发送数据到公共线 212 上时, UART 收信机 336 可以用采样模式或字节模式对公共线 212 进行采样。因此, UART 收信机 336 可按绕回方式工作, 从而收信机可以采样并收集 UART 发信机 334 发送的数据。同样地, 当 SIM I/O 端口 206 和 UART 发信机 334 都不在公共线 212 上发送数据时, UART 收信机 336 也能够对公共线 212 进行采样。

时钟和定时

内部 SIM I/F130a 从外部时钟源 352(如晶体振荡器)接收公共时钟 350。公共时钟 350 的示范性频率包括 19.2、19.68 以及 19.8MHz。可编程 UART 时钟电路 314、可编程 SIM 时钟电路 316 以及可编程内部定时器 318 都从它们各自的输入端接收公共时钟 350。

UART 时钟电路 314 在公共时钟 350 的基础上, 根据从调制解调器控制器 302 接收到的 UART 时钟控制信号产生 UART 时钟 344。UART 时钟电路 314 可以是可编程分频器, 用来根据 UART 时钟控制信号 352 把公共时钟 350 的频率除以值 N, 从而产生受控频率的 UART 时钟 344。

类似地, SIM 时钟电路 316 在公共时钟 350 的基础上, 根据从调制解调器控制器 302 接收到的第一 SIM 时钟(频率)控制信号 354 产生 SIM 时钟信号。SIM 时钟电路 316 可以是可编程分频器, 用来根据 SIM 时钟控制信号 352 把公共时钟 350 的频率除以值 M, 因此产生受控频率的 SIM 时钟。另外, SIM 时钟电路 314 可以响应从调制解调器控制器 302 接收到的第二 SIM 时钟控制(启用/关闭)信号 356 而选择性地启用和关闭 SIM 时钟。SIM 时钟电路 316 响应从调制解调器控制器 302 接收 SIM 时钟关闭信号, 而施加静态逻辑低(“0”)或逻辑高(“1”)到复位线 220 上。

间隔定时器 318 在公共时钟 350 的基础上, 根据从调制解调器控制器 302 接收到的定时器控制信号 358 产生可编程延迟时间。间隔定时器 318 可以包括可编程分频器和/或计数器, 来计算公共时钟 350 的时钟周期。在工作时, 调制解调器控制器 302 根据延迟时间对间隔定时器 318 进行设定。当过了该段延迟时间后, 间隔定时器 318 提供超时中断(306)给调制解调器控制器 302, 调制解调器控制器 302 可靠此保持对和控制 SIM 122 相关的定时的跟踪。

复位

SIM 复位控制电路 320 响应从调制解调器控制器 302 接收到的 SIM 复位控制信号 360, 而产生 SIM 复位信号, 因此调制解调器控制器 302 可靠此信号使 SIM 122 复位。SIM 复位控制电路 320 可以是能够锁存住提供给它的数据值(“0”或“1”)的锁存器。

信号和时钟定时图

图 4 是和本发明的接口电路有关的信号的一系列示范定时图(a)至(g)。定时图(a)表示了通过 SIM I/O 端口 206 或调制解调器发信机 334 施加到公共数据线 212 上的示范串行化数据字节 402。串行化数据字节 402 包括按时间排序的串行逻辑比特序列(每一比特对应逻辑“1”或逻辑“0”值或状态)。串行化数据字节 402 包括一个起始比特“ST”(逻辑“0”)、八个数据比特 D0 到 D7、一个奇偶校验比特“P”以及一个或多个截止比特“SP”(逻辑“1”)。定时图(a)中所描述的串行化数据字节 402 的格式只是示范性的。其他的格式, 例如包括不同截止比特个数也是可能的。

当 SIM 122 已经发送了一个串行数据字节(例如, 数据字节 402)到调制解调器 120, 或从调制解调器 120 接收了一个同样的字节时, SIM 可以指示出在时间段 404 期间所出现的错误情况, 这被称为 SIM 错误窗口 404, 它紧跟在串行数据字节的截

止比特之后。SIM 122 通过把公共线 212 的逻辑状态变低至逻辑“0”来指明发生了该错误情况，以便产生窄 SIM 错误脉冲 106。每个和错误窗口 404 相关的 SIM 错误脉冲 406 都实质上比每个数据比特 D0-D8 时间短。

定时图(b)是示范时间线图 408，它指出了当 UART 收信机处于采样模式时，UART 收信机 336 何时对公共数据线 212 进行采样。每一组采样选通脉冲 410 和 412 都表示出现了一次采样，并导致 UART 接收机 336 收集了采样字节。当处于采样模式时，UART 接收机 334 可以检测到 SIM 错误脉冲 406 的出现，因为采样选通脉冲 412 有相对较高的采样速率。按这种方法，调制解调器控制器 302 可以检测或多个比特错误、奇偶校验错误以及从 SIM 122 导致的故障状况。

定时图(c)是一个示范 UART 中断时间线 416，它对应于 UART 发信机 334 发送串行数据字节 402 的时候。在发送了数据字节 402 之后，UART 发信机 334 产生调制解调器控制器 302 的中断 418(对应于中断信号 306)。

定时图(d)是示范时间线，它表示 UART 发信机 334(或 SIM I/O 端口 206)所发送的连续串行数据字节 422a 和 422b。调制解调器控制器 302 在数据字节 422a 和 422b 之间加上一段预设的保护时间 424。例如根据 GSM11.11 标准，保护时间 424 可以大于每个数据字节 422a 和 422b 新关联的预定截止比特的最大个数。因此，可以通过调制解调器控制器 302 用间隔定时器 318 来施加这样的保护时间。

定时图(e)是 UART 时钟 344 的例子。

定时图(f)是相对于 UART 时钟 344 来描画的 SIM 时钟(SIM_CLK)的例子。调制解调器控制器 302 可以独立于 UART 时钟 344，并与之相异步地控制 SIM 时钟。例如，如波形图(f)所示，SIM_CLK 包括初始满时钟周期 430、第二时钟周期的开始部分 432、对应于 SIM_CLK 被调制解调器控制器 302 关闭了的时候的中间逻辑低部分 434、以及对应于调制解调器控制器 302 重新启用 SIM_CLK 的时候的后续时钟周期 436。

因为 SIM 时钟在 UART 进行对公共线 212 的采样工作时可以被关闭，所以调制解调器控制器 302 可以检测出公共线 212 的不正常总线状态。这样的不正常状态包括由于 SIM 122 工作不正常，或者由于 SIM 从 WCD 104 中被拆除或刚被安装入 WCD 104 中而造成公共线 212 “保持”常高或常低。

定时图(g)是 SIM 复位信号 SIM_RST 的例子。在根据 GSM11.11 的示范性 SIM 复位/初始化序列中，调制解调器控制器 302 关闭 SIM_CLK，把 SIM_RST 从逻辑高变成逻辑低，再回到逻辑高，然后启用 SIM_CLK。调制解调器控制器 302 用间隔定

时器 320 对前述的时钟和信号的这些异步序列进行定时。

方法

发送字节

图 5 是根据本发明的从调制解调器 102 发送(也就是传送)数据字节到 SIM I/O 端口 206 所关联的一种示范控制方法 500(图 5 中用“发送字节”标记)的流程图。在初始步骤 502, 调制解调器控制器 302 命令 UART 收信机 336 进至采样模式。

在下一步 504, 调制解调器控制器 302 发送数据字节到 UART 发信机 334, 并命令 UART 发送该数据字节。作为回应, UART 发信机 334 通过公共线 212 用串行数据比特发送该数据字节到 SIM I/O 端口 206, 同时 UART 收信机 336 在公共线 212 上进行重复采样。

在 UART 发信机 334 发送完数据字节, 且 UART 收信机 336 以上述的绕回方式接收到相同的数据字节之后, UART 收信机提供接收中断(306)给调制解调器控制器 302, 表示可以进行数据字节的接收。接收中断是和接收中断状态或值相关的, 诸如中断状态=“Tx 字节”(即“发送字节”), 或者中断状态=“进程保护时间”。在本例中, 接收中断状态=“Tx 字节”, 因为已知 UART 发信机 334 已经发送了数据字节。

该接收中断启动下一步骤 506。在步骤 506, 调制解调器控制器 302 用接收中断服务例程(为了帮助记忆称作“Rx ISR”)来处理该接收中断。Rx ISR 根据接收中断所对应的状态调用具体的处理或方法步骤。在本例中, Rx ISR 根据 Rx ISR 状态=“Tx 字节”调用方法步骤。下面将会描述对应于 Rx ISR 的一种更详细的方法。

在下一步骤 508, 调制解调器控制器 302 等候从 UART 收信机 334 来的进一步采样字节。

中断服务例程

图 6 是对应于前述的 Rx ISR 的一种示范方法 600 的流程图。方法 600 在图 6 中标记为“Rx ISR”, 并且可以在调制解调器控制器 302 上实现。方法 600(也就是 Rx ISR)是由从 UART 312 来的接收中断启动的。

在起始判断步骤 602, 将确定是

Rx ISR 状态=“Tx 字节”(如前面对方法 500 所述), 还是

Rx ISR 状态=“进程保护时间”。

当 Rx ISR 状态=“Tx 字节”(如前面在步骤 506 中所讨论)时, 流程控制前进到下一步 604。在步骤 604, 跳过发送数据字节(例如, 在上述的步骤 504 期间)时 UART 收信机 334 所收集的所有采样字节, 只留下在 SIM 错误信号窗口期间(例如, 在图 4 的定时图(a)中所讨论的错误信号窗口)所收集的采样字节。

在下判断步骤 606, 对错误信号窗口期间收集的采样字节进行检验, 来确定是否指出了错误信号。当步骤 606 中没有指出错误信号时, 流程控制前进到下一步 608。在步骤 608, 设置状态信号用来指出数据字节(在前面的步骤 504 和 604 中提到)已成功发送。

在步骤 610, 把 Rx ISR 状态设定为“进程保护时间”。

在步骤 612, 进程等候进一步的采样字节。

在前述方法 500 的步骤 506 调用方法步骤 604-614。

另一方面, 当步骤 606 指出了错误信号时, 流程前进至下一步 614。在步骤 614, 把状态信号设为“重新发送”, 从而指出数据字节需要重新传送。流程然后前进至步骤 610。

回到起始的判断步骤 602, 当 Rx ISR 状态=“进程保护时间”时, 流程前进至下一步 620。在步骤 620, 计算接收(收集)到的采样字节个数。

在下一判断步骤 622, 确定接收到的采样字节个数是否大于或等于对应于保护时间的采样字节的个数。当收集的采样字节个数不够时, 流程前进至下一步骤 624, 在那里将会接收更多的采样字节。

当已经收集了足够的字节数时, 流程前进至下一步 626。在步骤 626, UART 312 被复位, 且 UART 收信机 336 离开采样模式。

在下判断步骤 628, 对状态信号进行检验以确定状态信号是否等于“重新发送字节”。当状态信号不等于“重新发送字节”时, 流程前进至下一步 630。在步骤 630, 可以用例如方法 500 传送下一数据字节。

另一方面, 当状态信号=“重新发送字节”时, 流程前进至下一步 632。在步骤 632, 用例如方法 500 重新传送最后发送的数据字节。

计算机系统

本发明的方法可以用工作在基于计算机的系统环境中的控制器(例如, 调制解调器控制器 302)来实现。尽管可用通信专用硬件用来实现本发明, 出于完整性考虑, 下面仍然提供对通用计算机系统的描述。以例如调制解调器控制器 302 所执行

的软件和接口电路的组合来实现本发明较佳。结果，本发明可以在计算机系统或其他处理系统中实现。

图 7 中显示了这种计算机系统 700 的一个例子。在本发明中，上述的方法或过程，例如，方法 500 和 600，在计算机系统 700 上执行。该计算机系统 700 包括或多个处理器，如处理器 704 (对应于调制解调器控制器 302，例如)。处理器 704 被连接到通信基础设施 706 (例如，总线或网络，它可以包括图 3 中所讨论的数据总线 304)。根据该示范性计算机系统描述各种软件实现。在阅读了这些描述后，相关领域的技术人员将清楚如何用其他计算机系统和/或计算机架构来实现本发明。

计算机系统 700 还包括主存储器 708，它较佳地应是随机存取存储器 (RAM)，且还可以包括辅助存储器 710。辅助存储器 710 可以包括，例如，硬盘驱动器 712 和/或可拆卸存储驱动器 714，可拆卸存储驱动器 714 表示软盘驱动器、磁带驱动器、光盘驱动器等等。可拆卸存储驱动器 714 以熟知的方式从可拆卸存储单元 718 读取，或写入可拆卸存储单元 718。可拆卸存储单元 718 表示软盘、磁带、光盘等，它被可拆卸存储驱动器 714 读取或写入。应该注意的是，可拆卸存储单元 718 包括计算机可用的存储媒体，该媒体内存储了计算机软件和/或数据。

在替换实施例中，辅助存储器 710 可以包括其他类似的装置用来允许计算机程序或其他指令被装载入计算机系统 700 中。这样的装置可以包括，例如，可拆卸存储单元 722 和接口 720。这样的装置的例子可以包括程序磁带盒以及磁带盒接口 (如视频游戏设备中所常见的)、可拆卸存储芯片 (如 EPROM, 或 PROM) 以及相应插孔，和其他允许软件和数据从可拆卸存储单元 722 传输至计算机系统 700 的可拆卸存储单元 722 及接口 720。

计算机系统 700 还可以包括通信接口 724。通信接口 724 允许软件和数据在计算机系统 700 和外部设备之间进行传输。通信接口 724 的例子可以包括调制解调器，网络接口 (如以太网卡)、通信端口、PCMCIA 槽和卡等等。通过通信接口 724 传输的软件和数据是信号 728 形式的，它可以是电信号，电磁信号、光信号或者能够被通信接口 724 接收的其他信号。这些信号 728 通过通信路径 726 被提供给通信接口 724。通信路径 726 承载信号 728，它可以用电线或电缆、光线、电话线、蜂窝电话链路、RF 链路和其他的通信信道来实现。

在本文中，术语“计算机程序媒体”和“计算机可用媒体”被用来泛指诸如可拆卸存储驱动器 714、安装在硬盘驱动器 712 中的硬盘以及信号 728 等媒体。这

些计算机程序产品就是用于提供软件给计算机系统 700 的装置。

计算机程序(也被称为计算机控制逻辑)被存储在主存储器 708 和/或辅助存储器 710 中,计算机程序还可以通过通信接口 724 来接收。当被执行时,这样的计算机程序使得计算机系统 700 可以实现这里所讨论的本发明。具体而言,当被执行时,计算机程序使得处理器 704 实现本发明的处理过程。因而,这样的计算机程序代表了计算机系统 700 的控制器。通过范例的方式,在本发明的较佳实施例中,调制解调器控制器 302 所进行的处理过程可以由计算机控制逻辑来进行。当用软件实现本发明时,该软件可以被存储在计算机程序产品中,并用可拆卸存储驱动器 714,硬盘 712 或通信接口 724 装载入计算机系统 700 中。

总结

虽然上面已经描述了本发明的各种实施例,但是可以理解的是,它们只是以范例的方式来呈现的,而不是限定方式。这样,本发明的宽度和范围不应被任何上述的示范性实施例和安排方式所限定,而是应根据接下来的权利要求书及其等效物来规定。

借助于展示了特定功能的性能及其关系的功能性构建块,上面对本发明进行了描述。为了描述方便起见,已经人为地定义了这些功能性构建块的边界。当然也可以定义其他的替换边界,只要可以适当地完成它们的功能及其相互间的关系。因此,任何这样的替换边界都是属于本发明的权利要求范围和要旨之内的。本领域的技术人员将会意识到这些功能性构建块是可以由离散的组件、专用集成电路、执行合适软件的处理器以及类似物或是它们的任意组合来实现。这样,本发明的宽度和范围不应该被局限于任何上述的示范性实施例,而是应根据接下来的权利要求书及其等效物来规定。

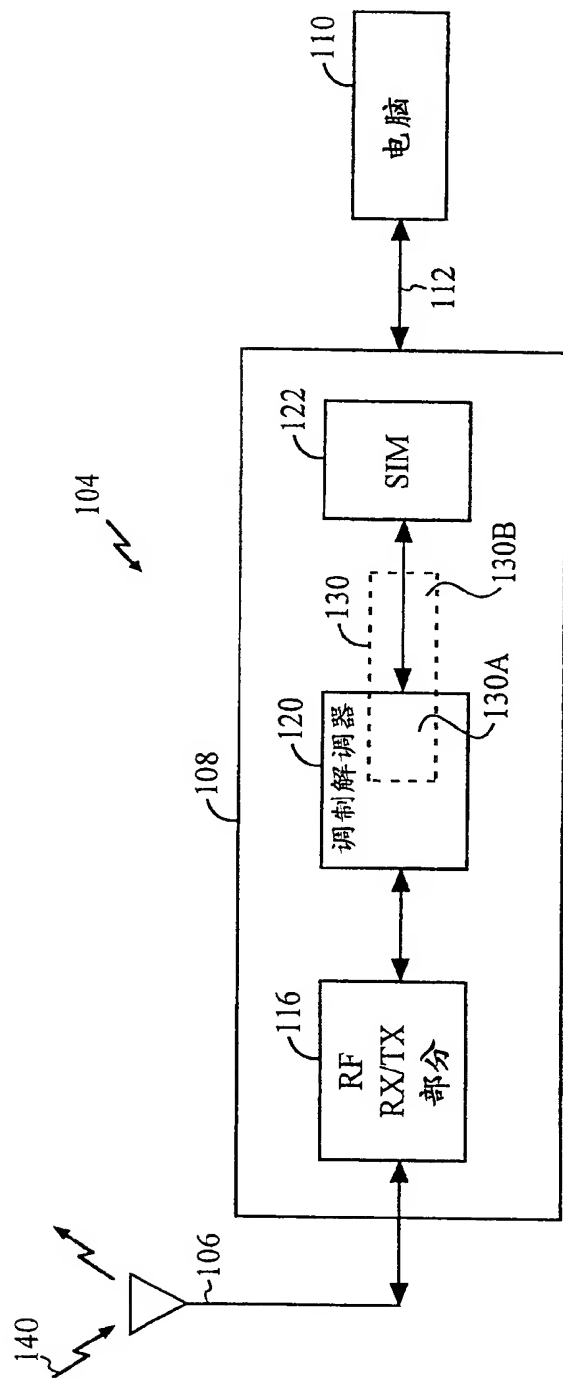


图 1

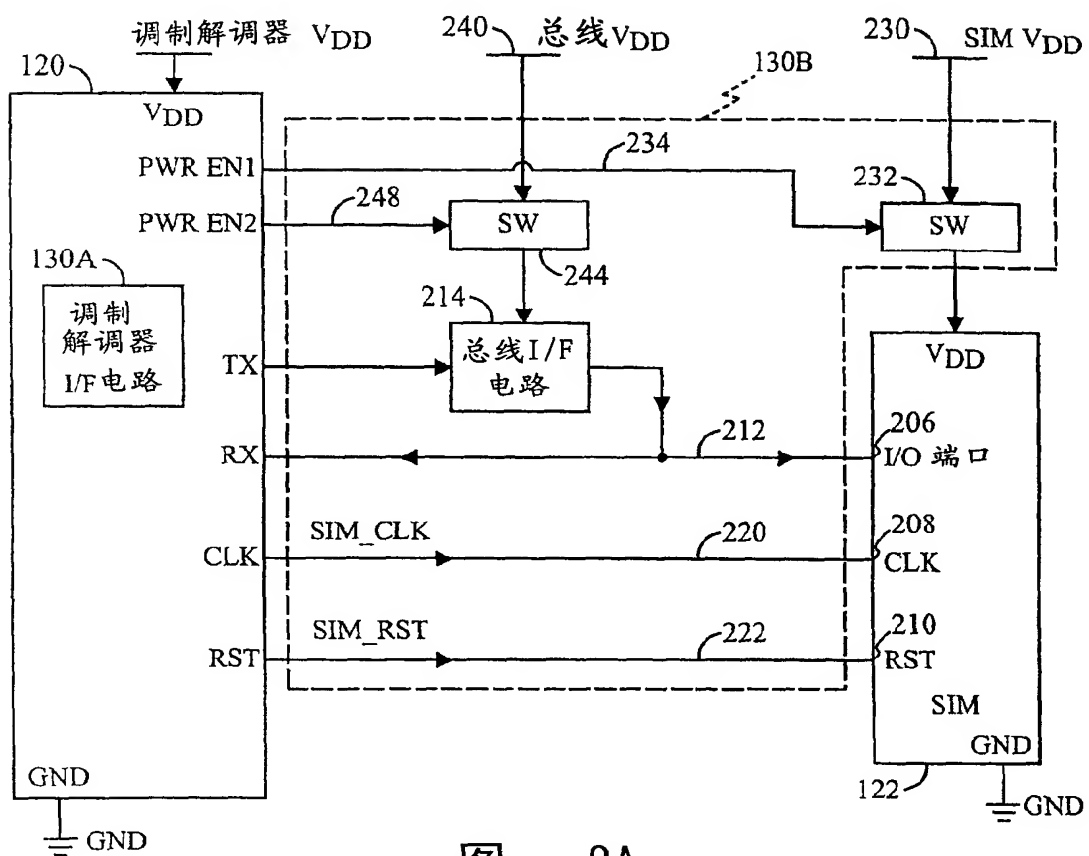
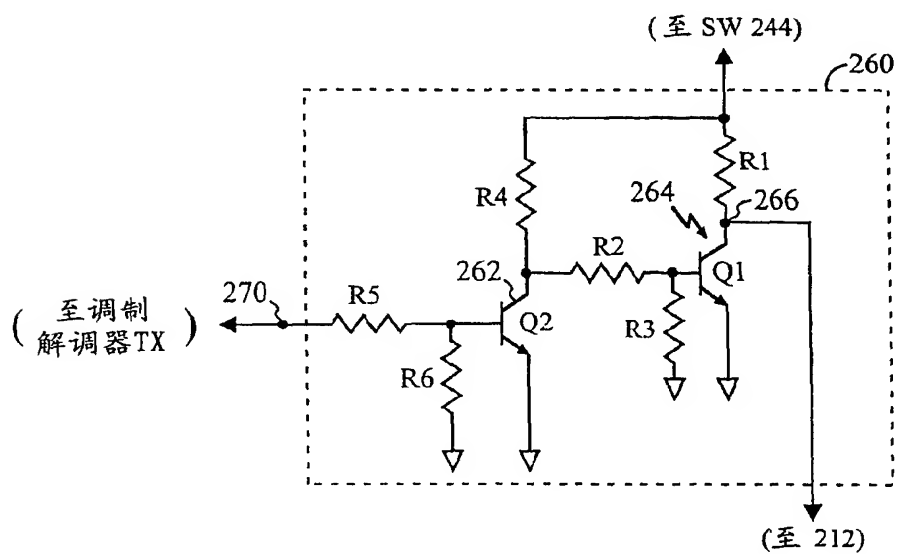


图 2A



2B

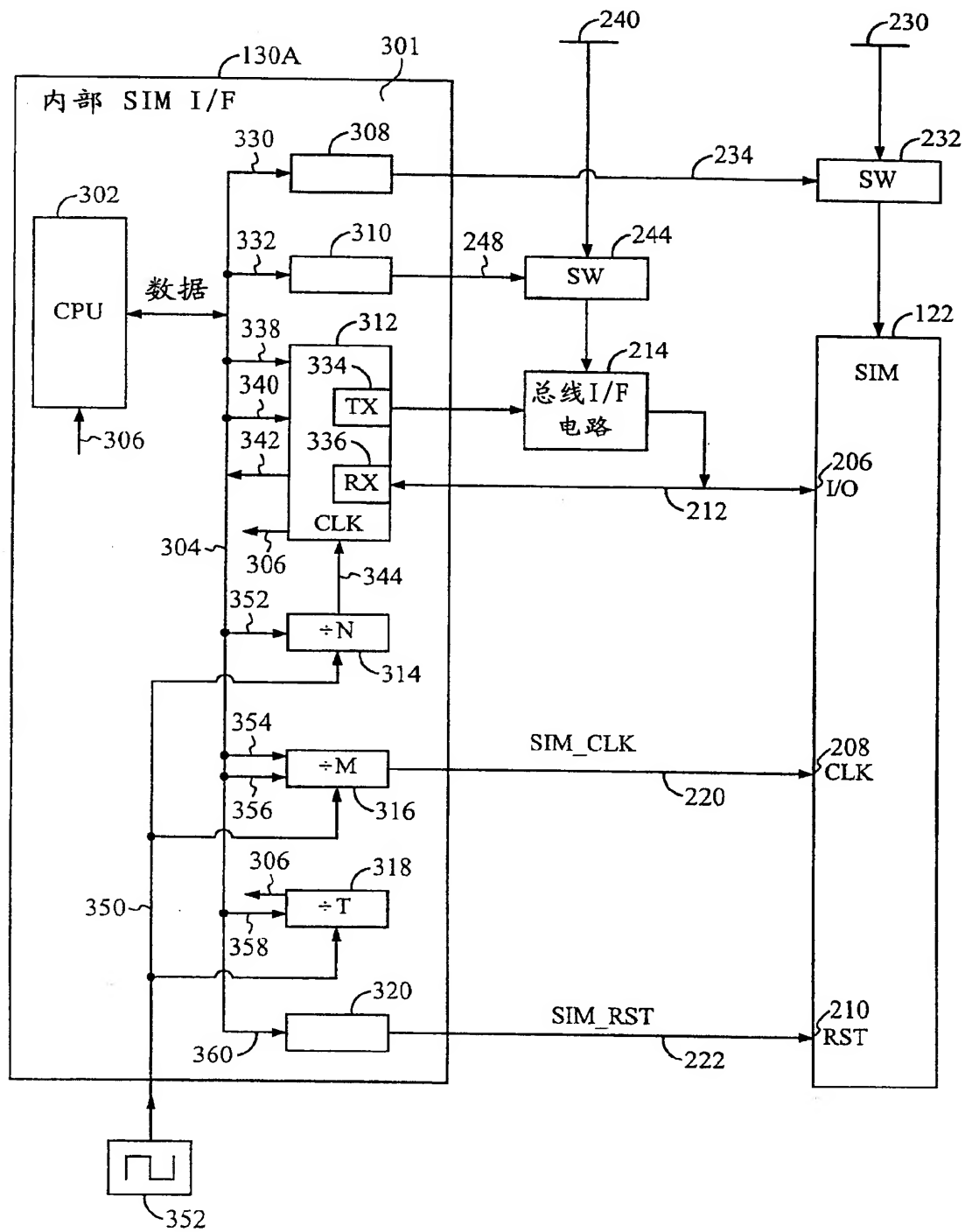
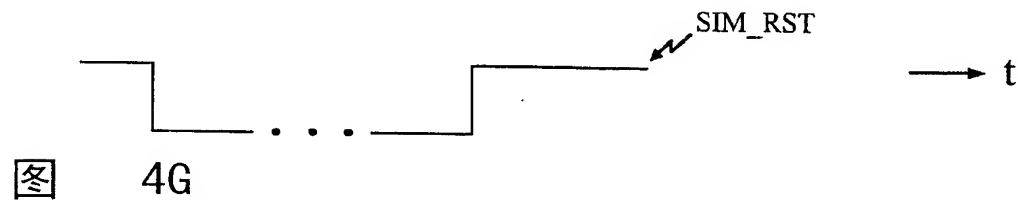
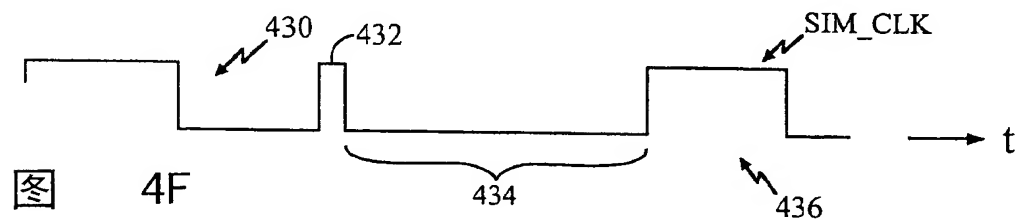
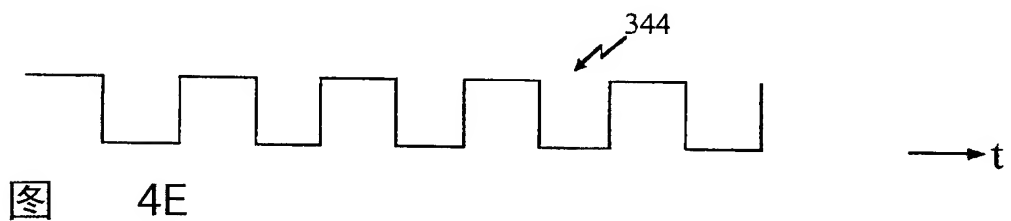
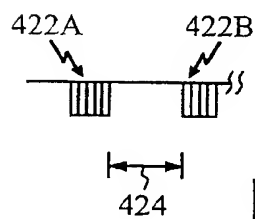
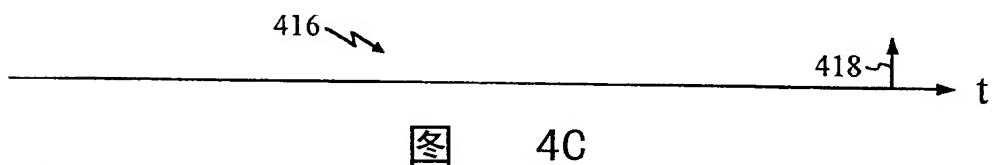
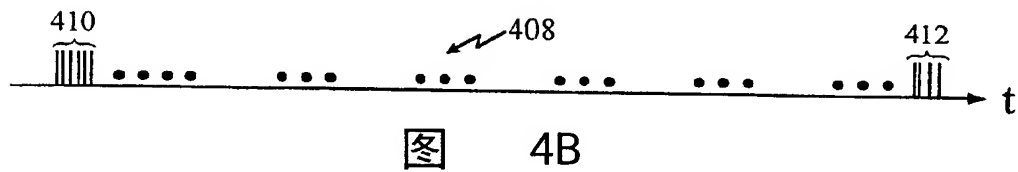
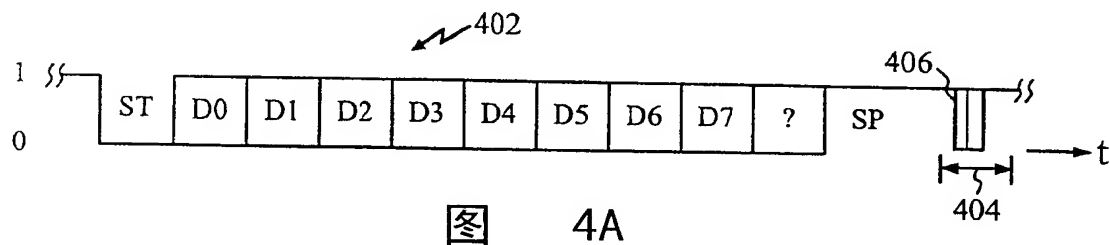


图 3



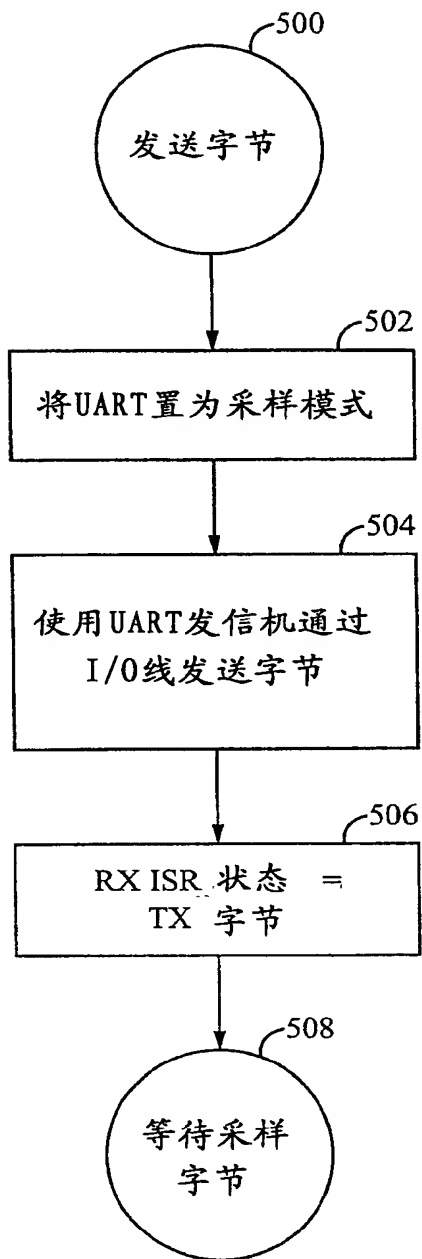


图 5

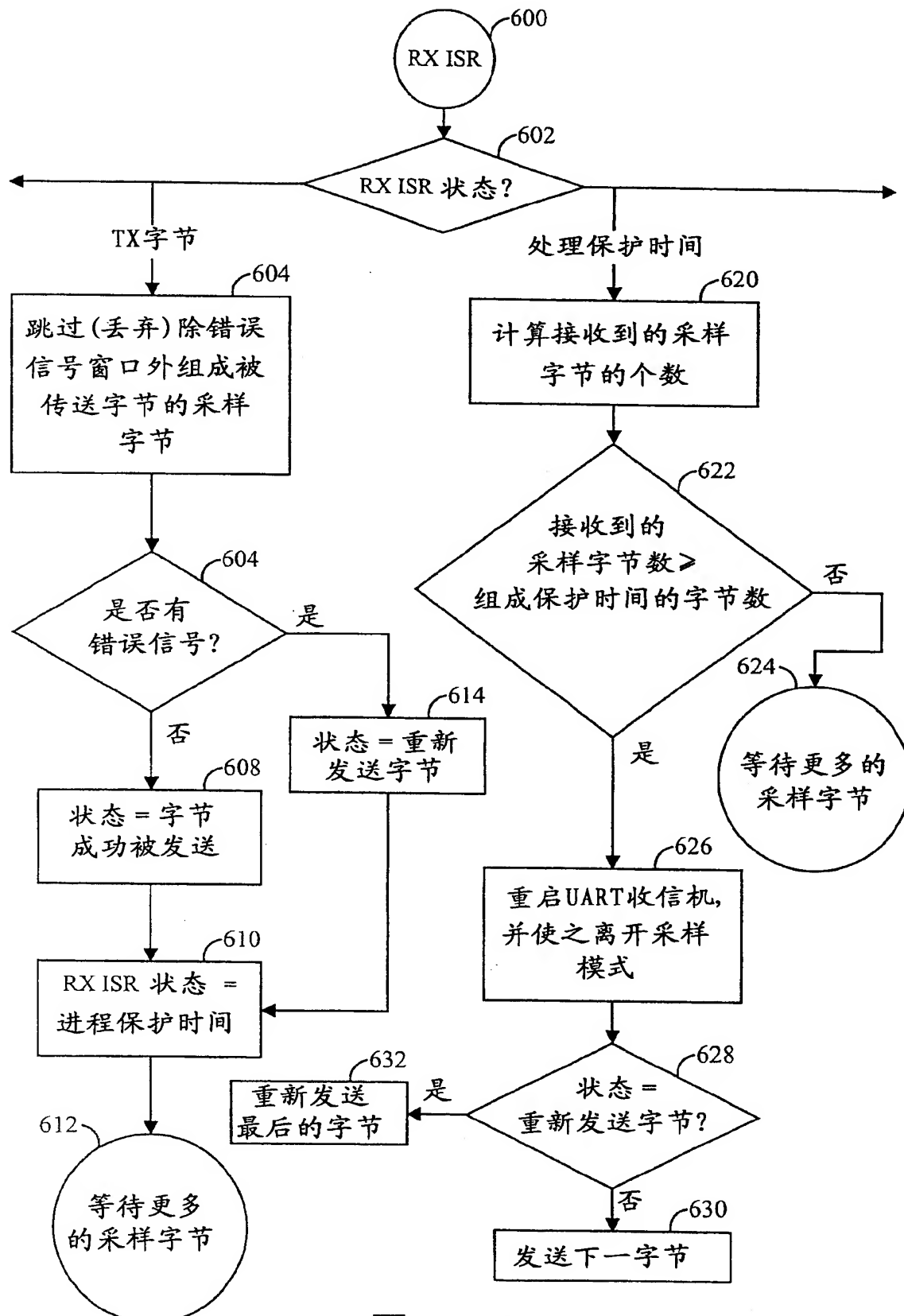


图 6

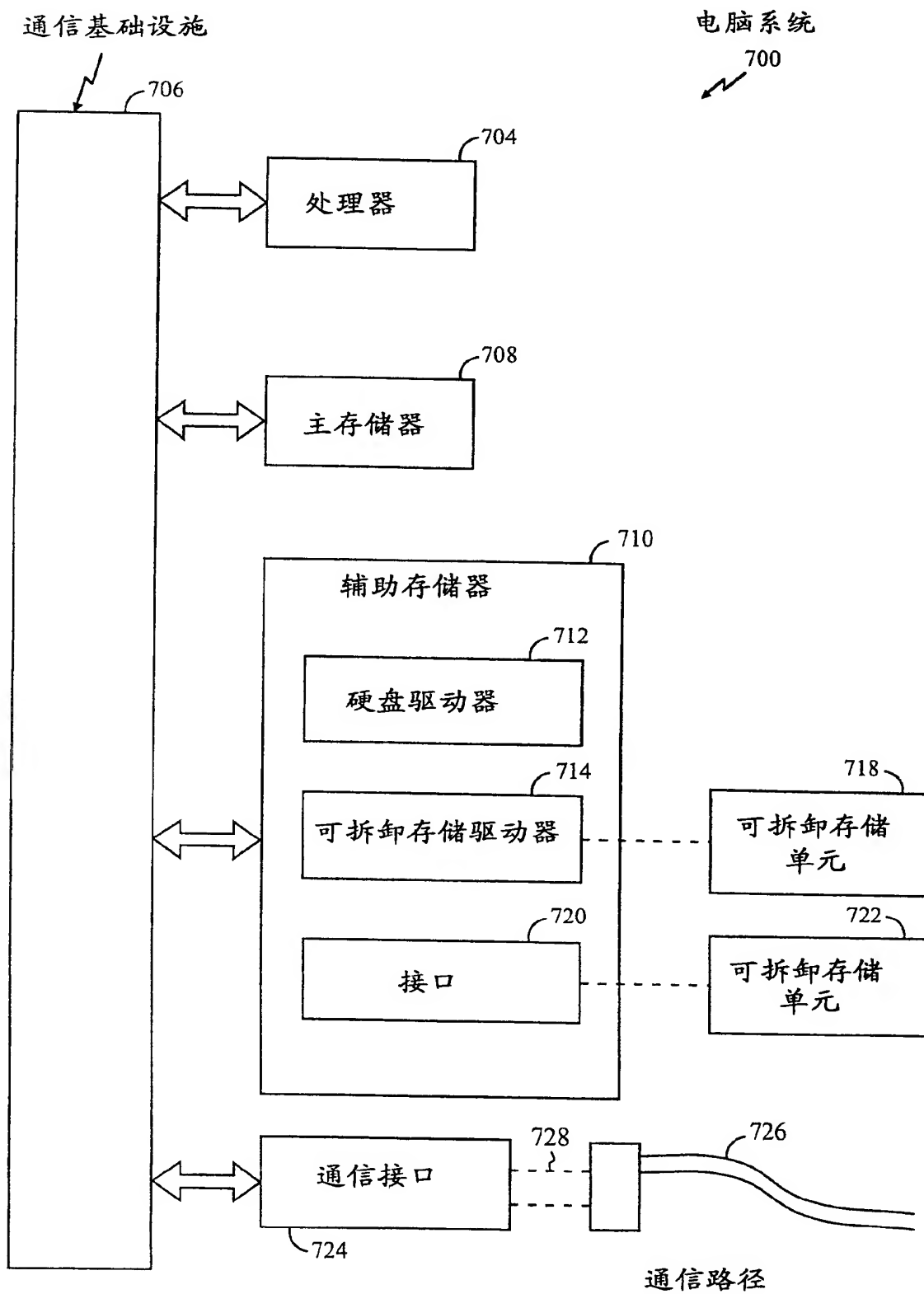


图 7